



Projeto n.º 47210

### A3 – Estudos de viabilidade técnica e de mercado

#### E3.2 - Prova de conceito para estudo de viabilidade técnica do módulo de comunicações, MU e Process Interface Unit

<b>Autor</b>	Fernando Gonçalves [INESC-ID], Guilherme Bessa [INESC-ID]
<b>Nível de Divulgação</b>	Confidencial
<b>Data</b>	2022-07-07
<b>Revisão</b>	1.0
<b>Páginas</b>	14
<b>Palavras-Chave (<i>keywords</i>)</b>	Communication Module; PRP; HSR; PTP; Merging Unit; Process Interface Unit; FPGA

## Resumo do Projeto

O projeto SCALE perspetiva o desenvolvimento de uma plataforma para subestação de distribuição digital, que permita o controlo, monitorização e proteção de redes energéticas de média tensão de forma centralizada. Esta solução, projetando e desenvolvendo sistemas de proteção centralizados para subestações, desafia, não só, as arquiteturas de subestação digital atuais, baseadas em comunicações óticas, mas também outras temáticas basilares, como as infraestruturas e soluções cloud-based, big data e data privacy. A solução a desenvolver consistirá, assim, numa arquitetura inovadora e de alto valor acrescentado face aos atuais sistemas disponibilizados.

## Projeto SCALE é financiado por



UNIÃO EUROPEIA  
Fundo Europeu  
de Desenvolvimento Regional

## Documento

---

<b>Projeto</b>	SCALE	
<b>Nome do Projeto</b>	<i>Scalable Centralized Grid Protection, Automation and Control</i>	
<b>Número do Projeto</b>	47210	
<b>Título do Documento</b>	Prova de conceito para estudo de viabilidade técnica do módulo de comunicações, MU e Process Interface Unit	
<b>Revisão e Data</b>	1.0	2022-07-07
<b>Editor</b>	EFACEC	
<b>Autores</b>	Fernando Gonçalves [INESC-ID], Guilherme Bessa [INESC-ID]	
<b>Páginas</b>	14	

**Copyright © Promotores do Projeto SCALE.**

Todos os direitos reservados.

Este documento contém informações proprietárias dos Promotores do Projeto SCALE, legalmente protegidas por direitos do autor e de propriedade industrial e, como tal, este documento não pode ser copiado, fotocopiado, reproduzido, traduzido ou convertido para o formato eletrônico, na íntegra ou em parte, sem a autorização prévia por escrito dos proprietários. Nada neste documento deve ser interpretado como concessão de licença para fazer uso de qualquer software, informação ou produtos mencionados no documento.

## Revisões

---

Rev.	Data	Comentários	Autor
0.1	2022-04-14	Lançamento do documento	Fernando Gonçalves

## Sumário Executivo

O presente documento apresenta uma estimativa dos recursos necessários à implementação do módulo de comunicações numa plataforma de hardware, sendo assumido que o hardware a utilizar será uma FPGA (Field Programmable Gate Array). Tendo como base os recursos necessários, foi definida a família de FPGAs e o tamanho mínimo da FPGA que cumpre esses requisitos. Os resultados apresentados baseiam-se numa implementação preliminar dos protocolos HSR e PRP que, todavia, já cumpre os requisitos operacionais mínimos definidos nestes standards.

## Glossary

---

A/D	Analogue / Digital
AC	Alternating Current
APDU	Application protocol data unit
APPID	Application identifier
ASDU	Application Service Data Unit
BIED	Breaker Intelligent Electronic Device
CPC	Centralized Protection Control
CPU	Central Process Unit
CT	Current Transformer
DC	Direct Current
DoS	Denial-of-Service
EMC	Electromagnetic compatibility
FFT	Fast Fourier Transform
FPGA	Field Programmable Gate Array
GOOSE	Generic Object-Oriented Substation Event
HMI	Human-machine Interface
HSR	High-availability Seamless Redundancy
HV	High Voltage
I/O	Input / Output
ICT	Information and Communications technology
IEC	International Electrotechnical Commission
IED	Intelligent Electronic Device
IEEE	Institute of Electrical and Electronics Engineers
iso	International Organization for Standardization
LDAP	Lightweight Directory Access Protocol
MDIO	Management Data Input/Output
MMS	Manufacturing Message Specification
MSVCB	Multicast sampled value control block
MU	Merging Unit
MV	Medium Voltage
NO	Normally Open

NTP	Network Time Protocol
P&C	Protection and Control
PCle	Peripheral Component Interconnect Express (PCI Express)
PIED	Process Intelligent Electronic Device
PRP	Parallel Redundancy Protocol
PTP	Precision Time Protocol
RMS	Root Mean Square
RTDB	Real Time Database
SAMU	Stand Alone Merging Unit
SAT	Site Acceptance Test
SIED	Switch Intelligent Electronic Device
SNMP	Simple Network Management Protocol
SNTP	Simple Network Time Protocol
SOE	Sequence of Events
SV	Sampled Value
TCS	Trip circuit supervision
TLS	Transport Layer Security
VM	Virtual Machine
VT	Voltage Transformer

# Index

- 1. PROOF OF CONCEPT FOR THE COMMUNICATIONS MODULE ..... 10**
  - 1.1 INTRODUCTION.....10
  - 1.2 TARGET FPGAS.....10
  - 1.3 CONFIGURATIONS OF THE COMMUNICATIONS MODULE .....12
  - 1.4 SYNTHESIS RESULTS .....12
- 2. REFERENCES ..... 14**